

KL-920

Sistema de Comunicación Digital Avanzado



* Computadora portátil, osciloscopio y analizador lógico están excluidos.

KL-920 se implementa con su alta velocidad MCU, DSP y alta flexibilidad de dispositivo FPGA, dando a los estudiantes oportunidades de instalación y observación de los señales de datos digitales en cada estado de transmisión.

Aprendiendo temas que incluyen transmisiones inalámbricas ASK/ FSK en banda ISM, técnica de Códice FEC (código de bloque y código convolucional), formación de datos digital (preámbulo, ID, FEC y CRC), codificación de Manchester, transportación de trama SONET (STS-1 y STM-1), TDMA, PCM, TDM, DSSS, CDMA, filtro digital, etc...

► Características

- Formato de datos de transmisión digital completo, incluyendo bit de inicio, preámbulo, identificador, datos con codificación FEC, codificación CRC y bit de parada.
- Todos los datos de transmisión digital son codificados con el código de Manchester, antes de la transmisión por vía modulador ASK o FSK
- Datos programables, tasa de datos, preámbulo, identificador y ruido desde el interruptor DIP
- Codificación FEC, mecanismo CRC y código de Manchester puede ser incluido o ignorado antes de la transmisión ISM inalámbrico
- Transmisión y receptor de 3 juegos de señales de audio en canal TDMA vía trama STS-1 y STM-1
- Doble canal de transmisión TDM con señal de audio modulado por PCM o compansión A-Law/ μ -Law

► Especificaciones

KL-96001 Unidad Principal

1. Generador de función dual
 - (1) Salida de forma de onda : Sinusoidal, triángulo, cuadrado y señal de nivel TTL
 - (2) Voltaje de salida
 - a. 1 Hz~50 KHz : 0~20 Vpp continuamente ajustable
 - b. 50 KHz~200 KHz : 0~16 Vpp continuamente ajustable
 - c. 200 KHz~500 KHz : 0~10 Vpp continuamente ajustable
 - (3) Frecuencia de salida : 6 Rangos, seleccionable
 - a. 1 Hz~10 Hz continuamente ajustable
 - b. 10 Hz~100 Hz continuamente ajustable
 - c. 100 Hz~1 KHz continuamente ajustable
 - d. 1 KHz~10 KHz continuamente ajustable
 - e. 10 KHz~100 KHz continuamente ajustable
 - f. 100 KHz~500 KHz continuamente ajustable
 Todos los rangos mencionados son ajustables por una perilla de 10 vueltas y un ajuste fino
 - (4) Modulación de entrada AM
 - a. Amplitud de entrada : 0~5 Vpp
 - b. Rango de frecuencia de entrada : 1 Hz~100 KHz
 - c. Porcentaje de modulación : 80%
 - d. Salida: Amplitud AM continuamente ajustable
 - (5) Modulación de entrada FM
 - a. Amplitud de entrada : 0~5 Vpp
 - b. Impedancia de entrada : 10 K Ω
 - c. Máxima modulación de ratio : 50:1

- (6) Modulación de entrada FSK
 - a. Impedancia de entrada : 10 K Ω
 - b. Entrada $\leq 0.7V$ para nivel bajo, frecuencia de salida ajustable
Entrada $\geq 3V$ para nivel alto, frecuencia de salida fija
2. Conversor V/F
 - (1) Voltaje de entrada : 0~20 V
 - (2) Frecuencia de salida : 0~20 KHz
 - (3) Conversor de ratio : 1 V = 1 KHz
3. Fuente de alimentación DC ajustable
 - (1) Voltaje de salida : 0~20 V continuamente ajustable
 - (2) Máxima salida de corriente : 100mA con protección de sobrecarga
4. Fuente de alimentación DC fija
 - (1) Voltaje de salida : +5 V, -5V (corriente nominal 500 mA)
 - (2) Voltaje de salida : +12V, -12V (corriente nominal 500 mA)
5. Frecuencia universal/ contador de período
 - (1) Función: Prueba lógica/ Frecuencia/ Período/ Ancho de pulso
 - (2) Rango de frecuencia de entrada (F) : 1 Hz~99.999999 MHz
10 Hz~100.000000 MHz
 - (3) Rango de período de entrada (TH&TL) : 0.01 μ s~999999.99 μ s
1 μ s~99999999 μ s
 - (4) Nivel de entrada : TTL, señal analógica ($V_{in} \geq 2.2V_{pp}$)
 - (5) Tiempo de muestreo : 1seg. & 0.1 seg
 - (6) Visualizador : 8 dígitos, 7 visualizador de segmentos
6. Entrada de potencia : AC 90~230V, 50/60Hz

KL-96021 Transceptor ISM ASK/ FSK & Codificador de Datos Digital

1. Portador RF
 - (1) Transceptor de portadora de frecuencia : 434.92MHz
 - (2) Transmisor de portadora de potencia : 10dBm
 - (3) Receptor de portadora de sensibilidad: -100dBm a 2.4Kbps aproximado
 - (4) Modulación: ASK/ FSK seleccionable
 - (5) Señal IF : ASK (250KHz), FSK (150KHz)
 - (6) Modulación de ancho de banda : 100Hz~16KHz
2. Tasa de datos

(1) 100/62.5Hz	(3) 1.6K/1KHz
(2) 160/100Hz	(4) 16K/10KHz

3. Formato de transmisión de datos
 - (1) Bit de inicio
 - (2) Codificador de datos 64 bit: 8 bit de datos codificado por 8 bit espectro ensanchado de ajuste
 - (3) Bit de parada
4. Transmisión de datos
 - (1) Modulación directo
 - (2) Codificación de Manchester
5. Visualizador y ajuste de datos :
8 bit conjunto de datos por interruptores de llave alto y bajo y visualizador de LED
6. Codificación y ajuste de código de división: interruptor DIP de 8 bit

KL-96022 Transceptor ISM ASK/ FSK & Decodificador de Datos Digital

1. Portadora RF
 - (1) Transceptor de portadora de frecuencia : 434.92MHz
 - (2) Transmisor de portadora de potencia : 10dBm
 - (3) Receptor de portadora de sensibilidad: -100dBm a 2.4Kbps aproximado
 - (4) Modulación : ASK/FSK seleccionable
 - (5) Señal IF : ASK (250KHz), FSK (150KHz)
 - (6) Modulación de ancho de banda : 100Hz~16KHz
2. Tasa de datos

(1) 100/62.5Hz	(3) 1.6K/1KHz
(2) 160/100Hz	(4) 16K/10KHz
3. Decodificador de muestreo de frecuencia: 16X transmisor de señal de frecuencia
4. Formato de decodificación de receptor de datos
 - (1) Comprobación de bit de inicio
 - (2) Comprobación de 8 bit de código espectro ensanchado
 - (3) Bit de parada
5. Receptor de datos:
 - (1) Demodulación directo
 - (2) Decodificación de Manchester
6. Visualizador de datos de código de división recibido :
16 LED utilizado para visualizador de datos de 64 bits, 16 bits x 4, seleccionado por 2 interruptores DIP
7. Visualizador de datos de decodificación: 8 LED
8. Conjunto de decodificación de código de división: interruptor DIP 8 bit

KL-96023 Código ID/ CRC/ FEC (Código de Bloque)/ Codificación de Datos de Manchester

1. Tasa de datos

(1) 100/62.5Hz	(3) 1.6K/1KHz
(2) 160/100Hz	(4) 16K/10KHz
2. Visualizador y ajuste de datos :
8 bit conjunto de datos por interruptores de llave de alto y bajo y visualizador de LED
3. 8 bit de datos de modo de Corrección de Errores Hacia Adelante (FEC) :
Dos códigos de Hamming de 16 bit
 - (1) 4 bit de datos + 3 bit de código de corrección de errores, dos conjuntos
 - (2) 7 bit de datos + 4 bit de código de corrección de errores, un conjunto
4. 16 bit de visualizador de código de Hamming : 16 LEDs
5. 8 bit configuración del código ID: 8 bit de interruptor DIP
6. Código CRC : CRC-16
7. Formato de datos: 58 bit de datos

(1) Bit de inicio	(4) 16 bit código de Hamming FEC
(2) 16 bit código de preámbulo	(5) Código CRC-16
(3) 8 bit ID	(6) Bit de parada
8. Transmisión de datos
 - (1) Modulación directo
 - (2) Codificación de Manchester
9. Ajuste de código de error: 6 bit de interruptor DIP
10. Transmisión de datos vía ISM FSK/ ASK transceptor para la transferencia de datos remoto RF

KL-96024 Código/ CRC/ FEC ID (Código de Bloque)/ Decodificación de Datos de Manchester

1. Tasa de datos

(1) 100/62.5Hz	(3) 1.6K/1KHz
(2) 160/100Hz	(4) 16K/10KHz

2. 8 bit de datos de modo de Corrección de Errores Hacia Adelante (FEC) :
Dos códigos de Hamming de 16 bit
 - (1) 4 bit de datos + 3 bit de código de corrección de errores, dos conjuntos
 - (2) 7 bit de datos + 4 bit de código de corrección de errores, un conjunto
3. FEC visualizar los datos :
8 LED para visualizar los datos correctos recibidos de 8 bit o 7 bit
4. 8 bit configuración del código ID: 8 bit de interruptor DIP
5. Código CRC: CRC-16
6. Formato de datos: 58 bit de datos
 - (1) Detección del bit de inicio
 - (2) 16 bit código de preámbulo: detección de repetidor celular y sincronización
 - (3) 8 bit ID verificación de código
 - (4) 8/7 bit decodificación de datos desde el código de Hamming 16 bit
 - (5) CRC-16 verificación de código
 - (6) Bit de parada
7. Receptor de datos:
 - (1) Demodulación directo
 - (2) Decodificación de Manchester
8. Visualizador de datos recibidos :
16 LED para visualizar los datos recibidos de 64 bit (incluye el código CRC)
9. Visualizador de decodificador de salida : 8 LEDs
10. Verificación de decodificador
 - (1) Bandera para verificación de ID y CRC
 - (2) Código Hamming detección de error de bit : 6 LEDs
11. Transmisión de datos vía ISM FSK/ ASK transceptor para la transferencia de datos remoto RF

KL-96025 Código/ CRC/ FEC ID (Convolución)/ Codificación de Datos de Manchester

1. Formato de datos:
 - (1) Bit de inicio
 - (2) 32 bit de datos o 32 bit de datos entrelazado :
16 bit de datos configurado por vía FEC codificación de convolución (taza de datos 1/2)
 - (3) 8 bit código ID
 - (4) 64 bit datos de transmisión :
40 bit de datos + código CRC-16 + 8 bit ID
2. Ajuste del código de error y transmisión de datos
 - (1) Combinación de 2 bit de error de dirección de byte con ajuste de error de 8 bit para selección de error de bit
 - (2) 16 LED utilizado para monitorear la transmisión de datos
3. Transmisión de datos puede seleccionar codificación de Manchester
4. Transmisión de datos vía ISM FSK/ ASK transceptor para la transferencia de datos remoto RF

KL-96026 Código/ CRC/ FEC ID (Viterbi)/ Decodificación de Datos de Manchester

1. Receptor de datos
 - (1) Detección del bit de inicio
 - (2) 8 bit ID verificación de código
 - (3) 64 bit de datos: CRC16 detección y cálculo de código
 - (4) 32 bit ajuste entrelazado de datos
 - (5) Algoritmo de Viterbi para decodificación de corrección de datos de 16 bit
2. Decodificación de Manchester
3. Decodificación de datos y recepción de visualizador LED
4. Datos recibido por vía ISM FSK/ ASK transceptor para la transferencia de datos remoto RF

KL-96027 Datos recibido por vía ISM FSK/ ASK transceptor para la transferencia de datos remoto RF

1. Portador RF
 - (1) Transceptor de portadora de frecuencia : 433.2MHz
 - (2) Transmisor de portadora de potencia : 15dBm
 - (3) Receptor de portadora de sensibilidad : -105dBm a 100Kbps aproximado
 - (4) Modulación: FSK
 - (5) Señal IF: 200KHz a 100Kbps
 - (6) Modulación de ancho de banda: 1KHz~100KHz

2. Formato de transmisión de datos
 - (1) Preámbulo programable : 2 o 4 bytes
 - (2) Identificador programable : 2 o 4 bytes
 - (3) Datos programable : 1 a 64 bytes
 - (4) Codificación Hamming FEC :
FEC 4 bit de datos + 3 bit código de corrección de error
 - (5) CRC 16
 - (6) Codificación y decodificación de Manchester
3. Transmisión de interface: interface SPI
4. Comunicación con PC por vía interface SCI

Nota* 1. Módulo de experimento : 2 pcs
2. La computadora es opcional para realizar más experimentos

KL-96028 Multiplexor/ Demultiplexor SONET TDMA-STS1

1. TDMA modulación y transmisión
 - (1) Expresión ADC frecuencia de muestreo: 8 KHz aproximado
 - (2) Expresión ADC de salida : 7 bits
 - (3) Canales de transmisión : 5
2. Datos de entrada: 5 conjunto, cada conjunto contiene cinco interruptor DIP 8 bits, 00-7FH (MSB=0), dos de cinco conjunto pueden ser desde el interruptor DIP o ADC
3. Código de preámbulo : AAAA55H
4. TDMA bit de transmisión : 64 bits
5. TDMA tasa de transmisión : 512.8 KHz aproximado
6. TDMA señal de salida:
datos STS1, transmisor de sincronización de trama (FSX) y reloj de sincronización de bits (SYNCLK)
7. TDMA recepción y demodulación
 - (1) Desde la salida de transmisor datos STS1
 - (2) Regeneración de reloj de bit
 - (3) Detector de código de preámbulo
8. TDMA salidas de demultiplexor :
3 canales (cada uno 24 bits, 8 bits) indicado por LED, 2 de 3 canales se pueden seleccionar por indicación LED o salida DAC
9. TDMA tasa de transmisión: 512.8 KHz aproximado

KL-96029 Codificación de Datos SONET TDMA-STM1

1. Expresión ADC frecuencia de muestreo: 8 KHz aproximado
2. Expresión ADC de salida : 7 bits
3. Canal de transmisión : 3 conjuntos de transmisión multiplexación STS1
4. Datos de entrada: 7 conjunto, cada conjunto contiene siete interruptores DIP 8 bits, 00-7FH (MSB=0)
5. Código de preámbulo : AAAA55AA55H
6. TDMA bit de transmisión : 160 bits
7. TDMA tasa de transmisión: 2.105 MHz aproximado
8. Dos STS1 datos de salida
9. Datos STM1: salida multiplexado de tres STS1 datos de entrada

KL-96030 Decodificación de Datos SONET TDMA-STM1

1. Receptor de datos STM1
 - (1) Regeneración de reloj de bit
 - (2) Detector de código de preámbulo : AAAA55AA55H
 - (3) Demultiplexor de datos STS1 : 3 conjuntos
2. Visualizador de salida de demultiplexor: 7 x 8 LEDs
3. TDMA tasa de transmisión: 2.105 MHz aproximado

KL-96031 TDM/ CODEC; PCM/ PWM; Módulo DSP-FIR

1. TDM-SADC-SDAC-CODEC
 - (1) Módulo CODEC: chip TI TLV320AIC23
 - (2) Estéreo señal TDM (Multiplexación por División de Tiempo)
 - (3) Fuente de señal TDM
 - a. Generador interno de señales: Izquierda – onda sinusoidal, Derecha – onda triangular
 - b. Línea externa y entradas de micrófono
2. ADC-PCM-SDAC-PWM
 - (1) Módulo ADC
 - a. Resolución: 12 bits
 - b. Frecuencia de muestreo máximo: 2 MHz

- (2) PCM (Modulación por Impulsos Codificados)
 - a. Transmisión PCM: Bus SPI
 - b. Interruptor seleccionado de 4 canales de entrada
- (3) PCM-SDAC : datos de PCM a la señal análoga vía SDAC
- (4) PWM (Modulación por anchos de pulsos)
Resolución de PWM: 12 bits
- (5) ADC salida paralelo y visualizador de scaneo
 - a. Entrada: 4 canales de entrada desde la salida ADC
 - b. Salida: 12 bits paralelo de salida nivel TTL, indicaciones LED
 - c. Visualizador de datos de salida ADC: 4 dígitos 7 segmentos
LED visualizador de scanéo

KL-96032 DSSS/ CDMA Codificación/ Decodificación

1. Codificación CDMA
 - (1) CDMA canales de codificación: 3 canales
 - (2) Datos de entrada para cada canal: 8 bit DIP interruptor de ajuste
 - (3) PN código de entrada para cada canal: 8 bit DIP interruptor de ajuste
 - (4) CDMA codificación de suma de secuencia: 4 bits
2. Generador DSSS
 - (1) Seno, no Seno y generador de onda cuadrada
Rango de frecuencia: 300Hz~10KHz ajustable, $\pm 20\%$
 - (2) Codificador DSSS 3 canales
3 CDMA señales de espectro ensanchado para modulación BPSK
 - (3) Generador de portadora DSSS multicanal
BPSK suma QAM señal de salida con ajuste de ganancia (valor de ganancia: 1~2)
3. Decodificación CDMA
 - (1) PN código: 8 bit DIP interruptor de ajuste
 - (2) CDMA multiplexor de salida : 5 bits
 - (3) CDMA acumulador de salida
 - (4) CDMA acumulador de detección de señal
 - (5) CDMA decodificación de datos por palabra de salida
4. Decodificación DSSS
 - (1) Multiplicando BPSK + PN secuencia en decodificador de multiplicación DSSS
 - (2) BPSK reloj de sincronización de ajuste de retardo
 - (3) Salida BAPSK (Amplitud binario de modulación por desplazamiento de fase)
 - (4) Demodulador CDMA BAPSK
 - (5) 5 bit DSSS procesamiento de acumulación y detección de signo
 - (6) DSSS decodificación de datos por palabra de salida

KL-96033 PCM-TDM Compansión de Modulación/ Demodulación

1. PCM-TDM compansión (A-/μ-Law) modulación
 - (1) Módulo ADC 8 bit
 - a. señal de strobe: 8KHz
 - b. 4 Vpp nivel de señal de ajustamiento positivo y negativo
 - c. Frecuencia de audio de entrada : 100Hz~2KHz
 - d. Salida PCM: 8 bit paralelo de datos PCM a la salida serial TDM
 - (2) 14 bit μ-Law y 13 bit A-Law compresión de audio a la salida TDM
 - a. Interruptor de selección 14 bit μ-Law o 13 bit A-Law compresión
 - b. Conversión A-/μ-Law conjunto datos de entrada por interruptor DIP 14 bit a compresión de datos 8 bit
 - c. A-/μ-Law comprimido indicación de salida 8 bit : 8 LEDs
 - d. A-/μ-Law tasa de compresión: al menos 1MHz
 - (3) Sistema de transmisor TDM
 - a. Frecuencia de operación : 20MHz
 - b. Multiplexor bits: preámbulo (55AAH) + 32 bit de datos
 - c. Bit de reloj: 434KHz o más alto
 - d. Transmisor de sincronización de trama (FSX) de frecuencia: al menos 46 KHz
 - e. Configuración Master/slave
 - f. Salida TDM: nivel TTL Q y colector abierto NQ
 - g. Conexión de dos conjuntos de datos de 16 bits para transmisión de multiplexación master/slave TDM

2. PCM-TDM compansión (A-/ μ -Law) demodulación

- (1) Módulo DAC 8 bit
 - a. Señal analoga de salida: R-2R buffer y desplazamiento de nive
 - b. Frecuencia de salida de audio: 100Hz~2KHz
- (2) 14 bit μ -Law y 13 bit A-Law de expansión
 - a. Interruptor seleccionado 14 bit μ -Law o 13 bit A-Law expansión de audio
 - b. 14/13-bit de expansión salida indicada por el LED
- (3) Sistema de receptor TDM
 - a. Frecuencia de operación : 20MHz
 - b. Demultiplexor de bit: preámbulo (55AAH) + 32 bit de datos
 - c. Bit de reloj: 434KHz producido por regeneración de reloj
 - d. Master/ slave ajuste de demultiplexor



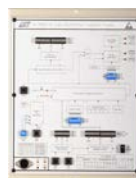
KL-96001



KL-96021



KL-96022



KL-96023



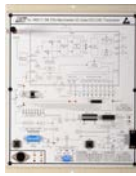
KL-96024



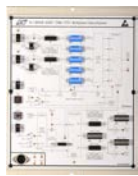
KL-96025



KL-96026



KL-96027



KL-96028



KL-96029



KL-96030



KL-96031



KL-96032



KL-96033

► Lista de Experimentos

KL-96021

- (1) Modulación de datos de espectro ensanchado
- (2) Codificación de datos serial Mánchester

KL-96022

- (1) Decodificación de datos serial Mánchester
- (2) Identificación de datos serial
- (3) Decodificación de datos serial de espectro ensanchado
- (4) Transceptor ASK banda ISM
- (5) Transceptor FSK banda ISM

KL-96023

- (1) Configuración de error de código Hamming
 - a. 4bit de datos + 3 bit código de corrección de errores
 - b. 7 bit de datos + 4 bit código de corrección de errores
- (2) Código CRC
- (3) Codificación de datos serial digital
- (4) Codificación de datos serial digital (incluye Mánchester)

KL-96024

- (1) Verificación del código ID
- (2) Detección y código CRC
- (3) Corrección de error/ demodulación FEC datos serial digital

- (4) Datos serial digital (incluye Mánchester)
Demodulación FEC/ corrección de error
- (5) Datos serial digital (código Mánchester)
Modulación/ demodulación ASK/ FSK

KL-96025

- (1) Entrelazado de datos serial digital
- (2) Codificación de convolución de datos serial digital
- (3) Código CRC
- (4) Codificación de datos serial digital
- (5) Codificación de datos serial digital (incluye Mánchester)

KL-96026

- (1) Verificación del código ID
- (2) Detección y código CRC
- (3) Datos serial digital (código Mánchester)
FEC demodulación viterbi/ error de corrección
- (4) Datos serial digital (código Mánchester)
ASK/ FSK modulación/ demodulación

KL-96027

- (1) Transceptor FSK banda ISM
- (2) Prueba de transmisión/ recepción 1 byte de datos
- (3) Verificación de código ID
- (4) Prueba de transmisión/ recepción señal analógica
- (5) Prueba de transmisión/ recepción (configuración de PC) 64 byte de datos
- (6) Corrección de error FEC (configuración de PC) 64 byte de datos

KL-96028

- (1) Modulación TDMA comunicación de red digitalizada de voz
 - a. Datos digital
 - b. Señal analoga + datos digital
- (2) Demodulación TDMA comunicación de red digitalizada de voz
 - a. Datos digital
 - b. Señal analoga + datos digital

KL-96029 & KL-96030

- (1) Codificación de sistema SONET-STM1
- (2) Decodificación de sistema SONET-STM1

KL-96031

- (1) Alta resolución y alta frecuencia de muestreo CODEC serial
ADC/ DAC
- (2) Filtro FIR DSP-Based
- (3) Operación ADC alta velocidad
- (4) Convesión SDAC y PCM
- (5) Modulación PWM

KL-96032

- (1) Modulación CDMA
- (2) Modulación y demodulación de código Ortogonal CDMA
- (3) Modulación DSSS
- (4) Modulación y demodulación DSSS

KL-96033

- (1) Compansión de señal digital μ -Law (14 bit)
- (2) Compansión de señal digital A-Law (13 bit)
- (3) Compresión de datos serial digital TDM (Mater/ slave)
- (4) Compresión de señal analogo TDM (Master/ slave)
- (5) Expansión de datos serial digital TDM (Master/ slave)
- (6) Expansión de señal analogo TDM (Master/ slave)

► Accesorios (KL-98006)

1. Cables y enchufes de conexión: 1 conjunto
2. Cabina de almacenamiento : 2 conjuntos (KL-99001)
3. Manual de experimentación : 1 pce

Accesorios opcionales

1. Marco de estantería (KL-89003)
2. Osciloscopio de almacenamiento digital
3. Analizador lógico (16 canales, 100M bits/s, 128K bits o mejor)